

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-179096

(43)Date of publication of application : 11.07.1997

(51)Int.Cl. G02F 1/133

(21)Application number : 07-340530

(71)Applicant : HITACHI LTD

(22)Date of filing : 27.12.1995

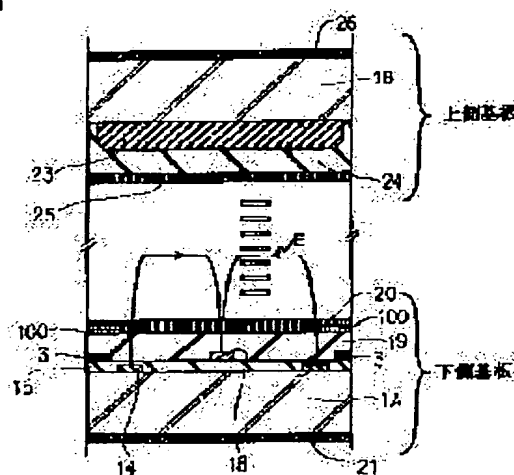
(72)Inventor : YANAGAWA KAZUHIKO  
OTA MASUYUKI  
OGAWA KAZUHIRO  
ASHIZAWA KEIICHIRO

## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY PANEL

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To increase tolerances for position adjustment of transparent substrates arranged opposing to each other and also to facilitate discovering a defect of a short circuit and repairing it by forming a conductive layer formed of a transparent material via an insulation film in a region between a video signal line and the other electrode arranged adjacent to the video signal line.

**SOLUTION:** In a region between a video signal line 3 and a reference electrode 14 arranged adjacent to the video signal line 3, a conductive layer 100 partly overlapping the other electrode adjacent to the video signal line 3 is formed of ITO via protection film 19. Thus, an electric field generated by the video signal line 3 and the reference electrode 14 ends at the side of the conductive film 100 and is not formed extending up to the side of the liquid crystal. And since this conductive film 100 is formed of a transparent material composed of ITO, even when a defect of a short circuit occurs between the video signal line 3 and the reference electrode 14, it is easily found out via the conductive film 100 and is also easily repaired.



## LEGAL STATUS

[Date of request for examination] 23.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-179096

(43)公開日 平成9年(1997)7月11日

(51)Int.Cl.<sup>6</sup>

G 0 2 F 1/133

識別記号

5 5 0

庁内整理番号

F I

G 0 2 F 1/133

技術表示箇所

5 5 0

審査請求 未請求 請求項の数10 O L (全 9 頁)

(21)出願番号 特願平7-340530

(22)出願日 平成7年(1995)12月27日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 柳川 和彦

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72)発明者 太田 益幸

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(72)発明者 小川 和宏

千葉県茂原市早野3300番地 株式会社日立

製作所電子デバイス事業部内

(74)代理人 弁理士 秋田 収喜

最終頁に続く

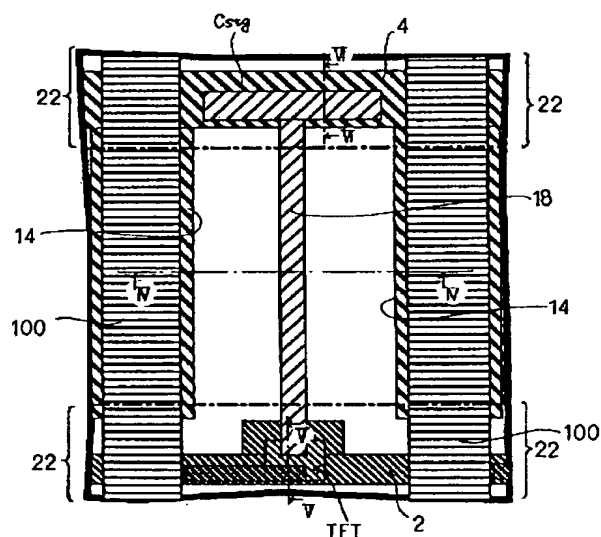
(54)【発明の名称】 アクティブマトリックス型液晶表示パネル

(57)【要約】

【課題】 互いに対向配置される透明基板の位置合わせの裕度を大きくでき、かつ、映像信号線とこの映像信号線に隣接する他の電極との間に短絡欠陥が発生した際に、その発見および修復を容易する。

【解決手段】 横電界方式のアクティブマトリックス型液晶表示パネルにおいて、液晶層の光透過の遮蔽はその液晶層に電界が形成されていない際になされる構成となっておりとともに、映像信号線とこの映像信号線と隣接配置される他の電極との間の領域を絶縁膜を介してその一部が重なる様に導電層が形成され、この導電層は透明材料で形成されている。

図 1



## 【特許請求の範囲】

【請求項1】 液晶層を介して互いに対向して配置される透明基板のうち、その一方あるいは双方の液晶側の単位画素に相当する領域面に、表示用電極と基準電極とが備えられ、この表示用電極と基準電極との間において透明基板と平行に発生させる電界によって該液晶層透過する光を変調させるようにしたものであって、前記表示用電極は、走査信号線への走査信号の供給によってオンするスイッチング素子を介して映像信号線からの映像信号が供給されるとともに、前記基準電極は、基準信号線からの基準信号が供給され、ノーマリブラックの表示モードであるアクティブマトリックス型液晶表示パネルにおいて、映像信号線とこの映像信号線と隣接配置される他の電極との間の領域に、絶縁膜を介して前記映像信号線と該映像信号線に、隣接する他の電極にその一部が重なる様に導電層が形成され、この導電層は透明材料で形成されていることを特徴とするアクティブマトリックス型液晶表示パネル。

【請求項2】 前記導電層は、その画素領域側の辺部が前記絶縁膜を介して前記他の電極上に重畳されていることを特徴とする請求項1記載のアクティブマトリックス型液晶表示パネル。

【請求項3】 前記導電層は、映像信号線に沿った他の画素領域に及んで延在されていることを特徴とする請求項1記載のアクティブマトリックス型液晶表示パネル。

【請求項4】 映像信号線が形成されている透明基板と対向配置される他の透明基板側の遮光膜は、前記映像信号線の延在方向と直交する方向に延在して形成され、少なくとも薄膜トランジスタへの光照射を遮蔽するようにして形成されていることを特徴とする請求項3記載のアクティブマトリックス型液晶表示パネル。

【請求項5】 前記導電層は、映像信号線に沿った他の画素領域毎にそれぞれ分離されて形成されていることを特徴とする請求項1記載のアクティブマトリックス型液晶表示パネル。

【請求項6】 映像信号線が形成されている透明基板と対向配置される他の透明基板側の遮光膜は、少なくとも薄膜トランジスタへの光照射を遮蔽するように前記映像信号線の延在方向と直交する方向に延在して形成され、この遮光膜と各画素領域における前記導電層とで平面的に観た場合に格子状パターンが形成できるように、前記導電層の映像信号線に沿った長さを最小限に抑えていることを特徴とする請求項5記載のアクティブマトリックス型液晶表示パネル。

【請求項7】 前記導電膜は、ITO、 $\text{SnO}_2$ 、 $\text{In}_2\text{O}_3$ のうちいずれかが選択されたもの、あるいは選択された2種以上を積層させて形成されていることを特徴とする請求項1、2、3、5、記載のうちいずれか記載のアクティブマトリックス型液晶表示パネル。

【請求項8】 前記導電膜を形成する際に、その材料によって映像信号線、走査信号線、基準信号線にそれぞれ各信号を供給するための端子を同時に形成することとを特徴とする請求項7記載のアクティブマトリックス型液晶表示パネルの製造方法。

【請求項9】 前記導電膜の下層に映像信号線およびこの映像信号線に隣接する他の電極が形成されていることを特徴とする請求項1記載のアクティブマトリックス型液晶表示パネル。

【請求項10】 前記導電膜の上層に映像信号線およびこの映像信号線に隣接する他の電極が形成されていることを特徴とする請求項1記載のアクティブマトリックス型液晶表示パネル。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はアクティブマトリックス型液晶表示パネルに係り、特に、横電界方式と称されるアクティブマトリックス型液晶表示パネルに関する。

## 【0002】

【従来の技術】横電界方式と称されるアクティブマトリックス型液晶表示パネルは、液晶層を介して互いに対向して配置される透明基板のうち、その一方の液晶側の単位画素に相当する領域面に、表示用電極と基準電極とが備えられ、この表示用電極と基準電極との間において透明基板と平行に発生させる電界によって該液晶層透過する光を変調させるようにしたものである。

【0003】そして、該透明基板面には、その各画素領域の境界部において形成された、各画素毎の薄膜トランジスタと、x方向に並設された薄膜トランジスタを一括してオンさせるための走査信号線と、オンされた薄膜トランジスタを介して前記表示用電極に映像信号を供給するための映像信号線と、前記基準電極に基準信号を供給するための基準信号線等を備えている。

【0004】このような構成からなる液晶表示パネルは、たとえば特許出願公表平5-505247号公報、特公昭63-21907号公報、および特開平6-160878号公報等に詳述されている。

【0005】そして、このような構成からなる液晶表示パネルにおいて、液晶層を介した他方の透明基板の該液晶層側の面に形成される遮光膜は、一方の透明基板面に互いに隣接配置される映像信号線とたとえば基準電極との間の領域を十分に覆うようにして形成されるのが必須の構成となっていた。

【0006】けだし、表示用電極と基準電極との間において本来の表示に関係する電界の他に、映像信号線と基準電極との間に本来の表示とは関係のない電界が発生してしまうからである。

## 【0007】

【発明が解決しようとする課題】このことから、半導体

材料からなる薄膜トランジスタへの光照射による特性劣化を防止する等のために設けられた遮光膜において、上述したように、映像信号線と基準電極との間の領域を十分に覆わなければならないという規制が加わることから、他の透明基板との位置合わせにかなりの精度が要求されるという問題点が指摘されていた。

【0008】このため、映像信号線と基準電極とを絶縁膜を介して互いに重畳させることによって、それらの間の領域を形成しないようにした構成のもの、あるいは、隣接配置される映像信号線と基準電極との間を絶縁膜を介して金属導電層で覆う構成のものが、それぞれ本出願人によって提案されるに至っている。

【0009】しかし、前者の場合には、互いに重畳配置される映像信号線と基準電極との間に介在される絶縁膜の絶縁不良による短絡欠陥の発生が免れ得なかったという問題が残存されていた。

【0010】また、後者の場合には、前者のような短絡欠陥の発生は抑制できるが、なんらかの原因で映像信号線と基準電極との間に短絡欠陥の発生が生じた際には、前記金属導電層が不透明材料であるがために該短絡欠陥の発見が困難となり、ひいては、その修復の作業が困難であったという問題が残存していた。

【0011】本発明はこのような事情に基づいてなされたものであり、その目的は、互いに対向配置される透明基板の位置合わせの裕度を大きくでき、かつ、映像信号線とこの映像信号線に隣接する他の電極との間に短絡欠陥が発生した際に、その発見および修復を容易にできるアクティブマトリックス液晶表示パネルを提供することにある。

【0012】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0013】液晶層を介して互いに対向して配置される透明基板のうち、その一方あるいは双方の液晶側の単位画素に相当する領域内に、表示用電極と基準電極とが備えられ、この表示用電極と基準電極との間において透明基板と平行に発生させる電界によって該液晶層透過する光を変調させるようにしたものであって、前記表示用電極は、走査信号線への走査信号の供給によってオンするスイッチング素子を介して映像信号線からの映像信号が供給されるとともに、前記基準電極は、基準信号線からの基準信号が供給され、ノーマリブラックの表示モードであるアクティブマトリックス型液晶表示パネルにおいて、映像信号線とこの映像信号線と隣接配置される他の電極との間の領域に、絶縁膜を介して前記映像信号線と該映像信号線に、隣接する他の電極にその一部が重なる様に導電層が形成され、この導電層は透明材料で形成されていることを特徴とする。

【0014】このように構成したアクティブマトリック

ス型液晶表示パネルは、映像信号線とこの映像信号線と隣接配置される他の電極との間の領域に、絶縁膜を介して前記映像信号線と該映像信号線に、隣接する他の電極にその一部が重なる様に導電層が形成されることによって、映像信号線および他の電極によって発生する電界は、前記導電膜側に終端してしまい、液晶層側にまで及んで形成されることがなくなる。

【0015】換言すれば、前記導電膜の存在によって、映像信号線とこの映像信号線と隣接配置される他の電極との間の領域は、その電位を等価とすることができるようになる。

【0016】そして、この導電膜は透明材料で形成されているために、たとえ映像信号線とこの映像信号線に隣接配置される他の電極との間に短絡欠陥の発生が生じた際にあっても、該導電膜を介して短絡欠陥の発見が容易となり、ひいては、その修復の作業が簡単になる。

【0017】さらに、液晶層の光透過の遮蔽は、いわゆるノーマリブラックの構造となっていることから、前記導電膜が形成されている部分は遮光膜の機能を合わせもつようになる。

【0018】このことから、映像信号線が形成されている透明基板と対向配置される他の透明基板側の遮光膜は、前記映像信号線の延在方向と直交する方向に延在して形成でき、互いに対向配置される透明基板の位置合わせの際の裕度を大きくできるようになる。

【0019】したがって、互いに対向配置される透明基板の位置合わせの裕度を大きくでき、かつ、映像信号線とこの映像信号線に隣接する他の電極との間に短絡欠陥が発生した際に、その発見および修復を容易にできるようになる。

【0020】

【発明の実施の形態】以下、本発明によるアクティブマトリックス型液晶表示パネルの各実施例について説明をする。

【0021】実施例1. まず、図2に示すように、液晶表示パネル1があり、この液晶表示パネル1の液晶層を介して互いに対向配置される透明基板1A、1Bのうちの一方の透明基板1Aの液晶側の面に、そのx方向（行方向）に延在しy方向（列方向）に並設される走査信号線2および基準信号線4とが形成されている。

【0022】この場合、同図では、透明基板1Aの上方から、基準信号線4、この基準信号線と比較的大きく離間された走査信号線2、この走査信号線2と近接された基準信号線4、この基準信号線と比較的大きく離間された走査信号線2、…というように順次配置されている。

【0023】そして、これら走査信号線2および基準信号線4とそれぞれ絶縁されてy方向に延在しx方向に並設される映像信号線3が形成されている。

【0024】ここで、走査信号線2、基準信号線4、お

よび映像信号線3のそれぞれによって囲まれる矩形状の比較的広い面積の各領域において単位画素が形成される領域となり、これら各单位画素がマトリックス状に配置されて表示面を構成するようになっている。なお、これら各画素領域における詳細な構成は、後に詳述する。

【0025】そして、液晶表示パネル1には、その外部回路として垂直走査回路5および映像信号駆動回路6が備えられ、該垂直走査回路5によって前記走査信号線2のそれぞれに順次走査信号（電圧）が供給され、そのタイミングに合わせて映像信号駆動回路6から映像信号線3に映像信号（電圧）を供給するようになっている。

【0026】垂直走査回路5および映像信号駆動回路6は、液晶駆動電源回路7から電源が供給されているとともに、CPU8からの画像情報がコントローラ9によってそれぞれ表示データ及び制御信号に分けられて入力されるようになっている。

【0027】また、上述した構成の液晶表示パネル1には、特に基準信号線4が設けられ、この基準信号線4に印加される基準電圧信号も液晶駆動電源回路7から供給されるようになっている。

【0028】図1は、前記単位画素の一実施例を示す平面図である（図2の点線で囲んだ領域に相当する）。なお、図1のIV-IV線における断面図を図4に、V-V線における断面図を図5に、VI-VI線における断面図を図6に示している。

【0029】図1は、この実施例で特に設けられたたとえばITOからなる導電層100が形成されたものとなっているが、その下層における構成を先に説明する関係上、この導電層100が形成されていない図3に基づいて、まず説明する。

【0030】図3において、透明基板1Aの主表面に、x方向に延在する基準信号線4と、この基準信号線4と離間されかつ平行に走査信号線2が形成されている。

【0031】ここで、基準信号線4には2本の基準電極14が一体に形成されている。これら2本の基準電極14は、隣接する一対の後述する映像信号線3とで形成される画素領域のy方向辺、すなわち前記それぞれの映像信号線3に近接して（一）y方向に走査信号線2の近傍にまで延在されて形成されている。

【0032】そして、これら走査信号線2、基準信号線4、および基準電極14が形成された透明基板1Aの表面にはこれら走査信号線2等をも被ってたとえばシリコン窒化膜からなる絶縁膜15（図4、図5、図6参照）が形成されている。この絶縁膜15は、後述する映像信号線3に対しては走査信号線2および基準信号線4との交差部に対する層間絶縁膜として、薄膜トランジスタTFETの形成領域に対してはゲート絶縁膜として、蓄積容量Cstgの形成領域に対しては誘電体膜として機能するようになっている。

【0033】この絶縁膜15の表面には、まず、その薄

膜トランジスタTFETの形成領域において半導体層16が形成されている。この半導体層16はたとえばアモルファスSiからなり、走査信号線2上において隣接する映像信号線3のほぼ中央部分に重畳して形成されている。これにより、走査信号線2の一部が薄膜トランジスタTFETのゲート電極を兼ねた構成となっている。

【0034】そして、このようにして形成された絶縁膜15の表面には、図3に示すように、そのy方向に延在しx方向に並設される映像信号線3が形成されている。

【0035】そして、映像信号線3は、薄膜トランジスタTFETの前記半導体層16の表面の一部にまで延在されて形成されたドレイン電極3Aが一体となって備えられている。

【0036】さらに、画素領域における絶縁膜15の表面には表示電極18が形成されている。この表示電極18は前記基準電極14の間を走行するようにして形成されている。すなわち、表示電極18は、その一端が前記薄膜トランジスタTFETのソース電極18Aを兼ね、そのまま（+）y方向に延在されて基準信号線4上に至り、さらに基準信号線4上においてその走行方向の両側に若干延在するT字形状となっている。

【0037】この場合、表示電極18の基準信号線4に重畳される部分は、前記基準信号線4との間に誘電体膜としての前記絶縁膜15を備える蓄積容量Cstgを構成している。この蓄積容量Cstgは、たとえば薄膜トランジスタTFETがオフした際に表示電極18に映像情報を長く蓄積させる効果を奏するようになっている。

【0038】なお、前述した薄膜トランジスタTFETのドレイン電極3Aとソース電極18Aとの界面に相当する半導体層16の表面にはリン（P）がドーパされて高濃度層となっており、これにより前記各電極におけるオーミックコンタクトを図っている。この場合、半導体層16の表面の全域には前記高濃度層が形成されており、前記各電極を形成した後に、該電極をマスクとして該電極形成領域以外の高濃度層をエッチングするようにして上記の構成とすることができる。

【0039】そして、このように薄膜トランジスタTFET、映像信号線3、表示電極18、および蓄積容量Cstgが形成された絶縁膜15の上面にはたとえばシリコン窒化膜からなる保護膜19（図4、図5、図6参照）が形成され、この保護膜19の上面には、上述したように、本実施例で特に設けられたたとえばITOからなる導電層100が形成されている。

【0040】すなわち、図1に示すように、映像信号線3とこの映像信号線3と隣接配置される基準電極14との間の領域に、前記保護膜19を介して前記映像信号線と、該映像信号線に隣接する他の電極にその一部が重なる導電層100がITOによって形成されている。そして、この導電層100は、映像信号線3に沿った他の画素領域に及んで延在され、その辺部は基準電極14上に

(保護膜19を介して)重畳されている。

【0041】このように構成した導電層100は、この液晶表示パネル1において後述するようにいわゆるノーマリブラック方式を採用することと相俟って、多大な効果を奏するようになるが、この効果については後に詳述する。

【0042】そして、このような導電層100が形成された保護膜19の上面には、該導電層100をも被って配向膜20が形成され(図4、5、6参照)、これにより液晶表示パネル1の下側基板を構成している。なお、この下側基板の液晶層側と反対側の面には偏光板21が配置されている。

【0043】さらに、上側基板となる透明基板1Bの液晶層側の部分には遮光膜22が形成されている。

【0044】この遮光膜22は、通常において各画素領域の周辺に相当する領域に形成されるが、この実施例においては、特に、図1の一点鎖線部に相当する領域に形成されている。すなわち、前記導電層100が形成されている領域には遮光膜22を敷いて形成しないようになっている。この理由は、後に詳述するがノーマリブラック方式の採用によって前記導電層100が遮光膜22の機能をも有するようになることに基づいている。

【0045】このため、透明基板1B側に形成された遮光膜22は、前記薄膜トランジスタTFTへ直接光が照射されるのを防止するための機能と、前記導電膜100とともに表示コントラストの向上を図る機能とを備えるものとなっている。

【0046】さらに、図4に示すように、遮光膜22(図示されていない)が形成された透明基板1Bの液晶層側の面には、カラーフィルタ23が形成され、このカラーフィルタ23はx方向に隣接する画素領域におけるそれとは異なった色を備えるとともに、それぞれ映像信号線3上において境界部を有するようになっている。また、このようにカラーフィルタ23が形成された面には樹脂膜等からなる平坦膜24が形成され、この平坦膜24の表面には配向膜25が形成されている。なお、この上側基板の液晶層側と反対側の面には偏光板26が配置されている。

【0047】ここで、透明基板1A側に形成された配向膜20と偏光板21、透明基板1B側に形成された配向膜25と偏光板26との関係を図7を用いて説明する。

【0048】表示用電極18と基準電極14との間に印加される電界の方向207に対して、配向膜20および25のいずれのラビング方向208の角度は $\phi_{LC}$ となっている。また、一方の偏光板21の偏光透過軸方向209の角度は $\phi_P$ となっている。他方の偏光板26の偏光透過軸は、 $\phi_P$ と直交している。また、 $\phi_{LC} = \phi_P$ となっている。また、液晶層LCとしては、誘電率異方性 $\Delta\epsilon$ が正でその値が7.3(1kHz)、屈折率異方性 $\Delta n$ が0.073(589nm、20℃)のネマチック

液晶の組成物を用いている。

【0049】このような関係からなる配向膜20、25と偏光板21、26等の構成は、いわゆるノーマリブラックモードと称されるもので、液晶層LC内に透明基板1Aと平行な電界Eを発生せしめることにより、該液晶層LCに光を透過するようになっている。

【0050】この実施例のように示した液晶表示パネルは、映像信号線3と基準電極14との間の領域に、保護膜19を介して前記映像信号線と、該映像信号線に隣接する基準電極にその一部が重なる様に、導電層100が形成されることによって、映像信号線3および基準電極14によって発生する電界は、前記導電膜100側に終端してしまい、液晶層側にまで及んで形成されることがなくなる。

【0051】換言すれば、前記導電膜100の存在によって、映像信号線3と基準電極14は、液晶層にとって、その電位を等価とすることができるようになる。

【0052】そして、この導電膜100はITOからなる透明材料で形成されているために、たとえ映像信号線3と基準電極14との間に短絡欠陥の発生が生じた際にあっても、該導電膜100を介して短絡欠陥の発見が容易となり、ひいては、その修復の作業が簡単になる。

【0053】さらに、液晶層の光透過の遮蔽はその液晶層に電界が形成されていない際になされるいわゆるノーマリブラックの構造となっていることから、前記導電膜100が形成されている部分は遮光膜の機能を合わせもつようになる。

【0054】このことから、映像信号線3が形成されている透明基板1Aと対向配置される他の透明基板1B側の遮光膜22は、前記映像信号線3の延在方向と直交する方向に延在して形成でき、互いに対向配置される透明基板1Bの位置合わせの際の裕度を大きくできるようになる。

【0055】したがって、互いに対向配置される透明基板1A、1Bの位置合わせの裕度を大きくでき、かつ、映像信号線3と基準電極14との間に短絡欠陥が発生した際に、その発見および修復を容易にできるようになる。

【0056】上述した実施例では、映像信号線に沿って形成された導電層100の辺部は基準電極14上に(保護膜19を介して)重畳させて形成したものである。しかし、この構成は開口率の向上を図らんとしたものであり、必ずしもこれに限定されることはない。

【0057】また、上述した実施例では、映像信号線3と基準電極14との間に導電層100を形成するようにしたものである。しかし、たとえば表示用電極18等が映像信号線3と隣接配置されるような構造のものにあっても、これらの間に導電層100を設けるようにしてもよいことはいうまでもない。要は、映像信号線3とこの映像信号線と隣接配置される他の電極との間において適

用できるようになる。

【0058】さらに、上述した実施例では、導電層100の材料としてITOを用いたものであるが、これに限定されることはなく、たとえば、 $\text{SnO}_2$ 、 $\text{In}_2\text{O}_3$ 等であってもよく、また、これらのうち2種以上を積層させて形成させたものであってもよいことはいうまでもない。

【0059】なお、上述した液晶表示パネルとして、その映像信号線3、走査信号線2、および基準信号線4のそれぞれの端子は、たとえば電触等の対策からITO等の透明材料で形成しているものがある。この場合において、前記導電層100の形成の際に同時に前記端子を形成することによって製造工程の低減を図ることができるようになる。

【0060】実施例2. 図8に示すように、導電層100は、各画素領域毎に分断されて、すなわち各画素領域毎に独立して形成されるようになっている。

【0061】このことは、それぞれの画素領域において、導電膜100と映像信号線3と基準電極14とが同時に短絡しない限り、換言すれば、導電膜100と映像信号線3とのみの短絡、あるいは導電膜100と基準電極14とのみの短絡はなんら支障がないことを意味し、実施例1と比較した場合に、歩留まりの向上が図れるという効果を奏する。

【0062】実施例3. 図9に示すように、導電層100は、各画素領域毎に独立して形成されているとともに、この導電層100と遮光膜22とで平面的に観た場合に格子状パターンが形成できるように、前記導電層100の映像信号線3に沿った長さを最小限に抑えるようにしたものである。

【0063】このようにすることによって、導電層100の面積を小さくでき、導電膜100と映像信号線3と基準電極14との同時短絡の確率を小さくできる。したがって、歩留まりの向上が図れるようになる。

【0064】上述したそれぞれの実施例は、そのいずれにおいても導電膜100を映像信号線3とこの映像信号

線3と隣接される他の電極の上層に設けたものである。しかし、下層側に設けても同様の効果を奏する。映像信号線3およびこの映像信号線3と隣接される他の電極とから発生する電界は、その大部分が導電膜100側に終端するようになり、液晶層側には残りの僅かな部分しか発生しなくなるからである。

【0065】

【発明の効果】以上説明したことから明らかなように、本発明によるアクティブマトリックス型液晶表示パネルによれば、互いに対向配置される透明基板の位置合わせの裕度を大きくでき、かつ、映像信号線とこの映像信号線に隣接する他の電極との間に短絡欠陥が発生した際に、その発見および修復を容易にできるようになる。

【図面の簡単な説明】

【図1】本発明によるアクティブマトリックス型液晶表示パネルの一実施例を示す要部平面図である。

【図2】本発明によるアクティブマトリックス型液晶表示パネルが適用される液晶表示装置の一実施例を示す概略構成図である。

【図3】本発明によるアクティブマトリックス型液晶表示パネルの一実施例を示す要部説明図である。

【図4】図1のIV-IV線における断面図である。

【図5】図1のV-V線における断面図である。

【図6】図1のVI-VI線における断面図である。

【図7】本発明によるアクティブマトリックス型液晶表示パネルがノーマリブラック方式を採用していることの説明図である。

【図8】本発明によるアクティブマトリックス型液晶表示パネルの他の実施例を示す要部平面図である。

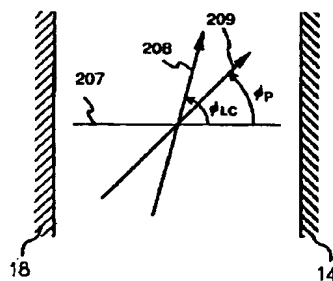
【図9】本発明によるアクティブマトリックス型液晶表示パネルの他の実施例を示す要部平面図である。

【符号の説明】

2……走査信号線、3……映像信号線、4……基準信号線、14……基準電極、18……表示用电極、22……遮光膜、100……導電層。

【図7】

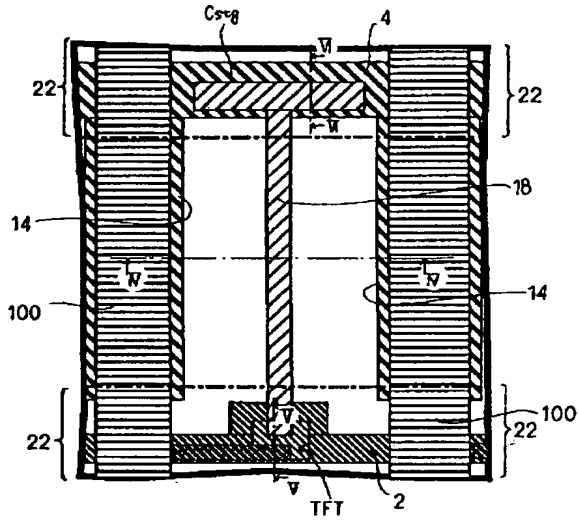
図7





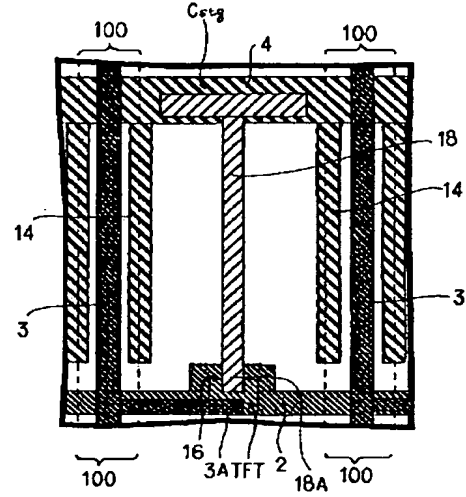
【図1】

図1



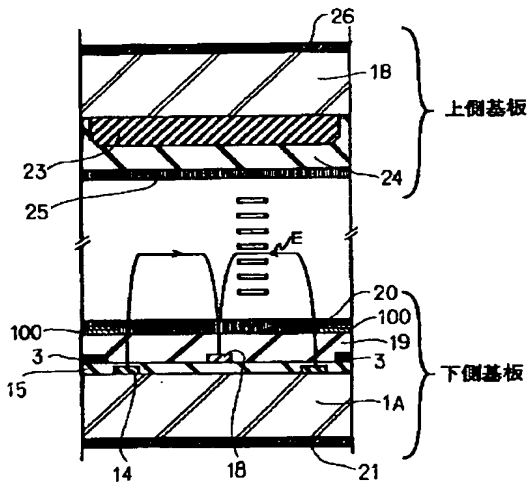
【図3】

図3



【図4】

図4



【図5】

図5

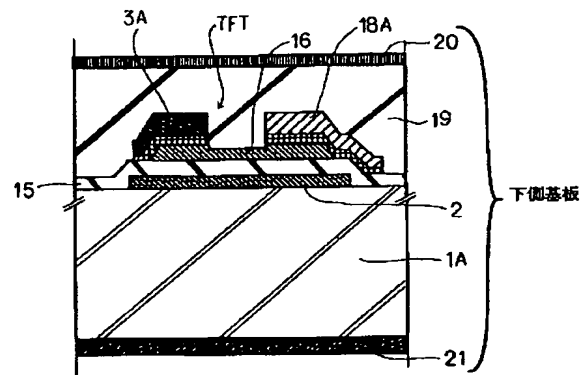
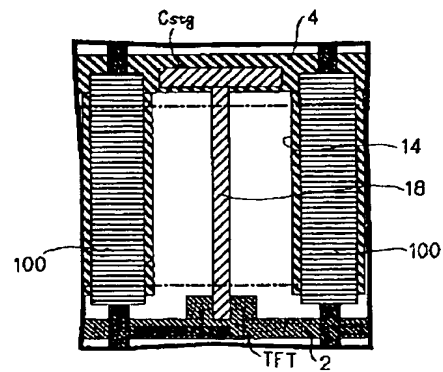


図 2

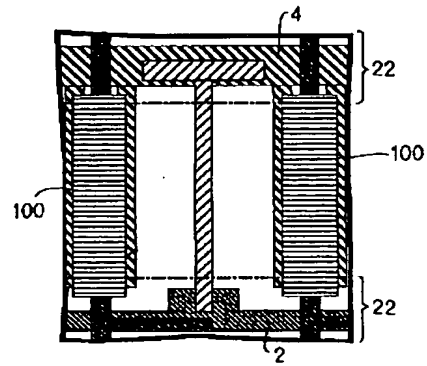


图 8



【図9】

図 9



フロントページの続き

(72)発明者 芦沢 啓一郎  
千葉県茂原市早野3300番地 株式会社日立  
製作所電子デバイス事業部内

**THIS PAGE BLANK (USPTO)**